

衛星搭載用広帯域 GaN HEMT マイクロ波集積回路

Broadband GaN HEMT Microwave Integrated Circuit for Space Applications

大沢 研*
Ken Osawa

吉越 大之
Hiroyuki Yoshikoshi

児玉 晃忠
Akitada Kodama

田中 常之
Tsuneyuki Tanaka

平田 雅史
Masafumi Hirata

佐藤 富雄
Tomio Satoh

人工衛星搭載用途や打ち上げロケット制御向けに、L帯^{*1}とS帯^{*2}それぞれにおいて40 Wの広帯域GaN HEMT^{*3}マイクロ波集積回路^{*4}(MIC)を開発している。40 W GaN HEMT MICは前段に10 W出力、後段に40 W出力のGaN HEMTを同一パッケージ内に実装することで実現され、L帯においては1.0 - 1.7 GHzの帯域で出力45 W以上、利得30 dB以上、電力付加効率45%の特性を有し、S帯においては2.0 - 2.7 GHzの帯域で出力47 W以上、利得30 dB以上、電力付加効率50%の特性を有している。我々はこのGaN HEMT技術に対し衛星搭載用認定試験を行い、衛星用途として要求される全ての品質と信頼性を満足していることを確認済みである。GaN HEMTを用いた固体素子増幅器(SSPA)の実現により、今後衛星の小型化や軽量化に大きく貢献することが期待される。

We have developed a 40-W microwave integrated circuit (MIC) equipped with gallium nitride (GaN) high electron mobility transistors (HEMTs) functional in the L- and S-bands for satellite and rocket launch control applications. The MIC has a 10-W GaN HEMT in the front stage and a 40-W GaN HEMT in the post stage. It achieves an output of over 45 W, gain of over 30 dB, and power added efficiency (PAE) of 45% in the range of 1.0-1.7 GHz, while it shows an output of over 47 W, gain of over 30 dB, and PAE of 50% in the range of 2.0-2.7 GHz. The GaN HEMTs met all the reliability and lifetime requirements in a space qualification test. When used in a solid state power amplifier (SSPA), the MIC will contribute to a reduction in the size and weight of satellites.

キーワード：GaN HEMT、マイクロ波集積回路(MIC)、広帯域、衛星搭載用、衛星搭載用認定試験(SQT)

1. 緒言

ナビゲーションシステムや衛星通信等の衛星アプリケーションやそれらを打ち上げるロケットの増加に伴い、高出力・高効率かつ省スペースの電力増幅器が必要とされている。これまではガリウム砒素電界効果トランジスタ(GaAs FET)^{*5}を用いたSSPA(Solid State Power Amplifier: 固体素子増幅器)が使われてきたが、窒化ガリウム高電子移動度トランジスタ(GaN HEMT)を用いることで高出力かつ小型化が可能になり、GaNのMIC製品を使用することでSSPAの更なる小型化が実現できる。現在人工衛星のエンジンを電気推進に置き換えたオール電化衛星の検討が進められており、衛星の小型・軽量化が図られるSSPAへの期待は今後更に膨らむと予想される。

本報告は、衛星搭載用SSPAの小型・軽量化に貢献できるよう開発を進めている高出力(40 W)、高利得(30 dB)、広帯域(L帯: 1.0 - 1.7 GHz, S帯: 2.0 - 2.7 GHz)のGaN HEMT MIC製品を紹介するものである。

2. 広帯域 GaN HEMT MIC の開発

2-1 開発背景と目標性能

当社は既に衛星搭載用L帯200 W級⁽¹⁾、S帯150 W級の

GaN HEMTを製品化済みであり、それらを駆動するドライバー一段用製品として2 W, 10 W, 40 Wのディスクリート品をリリースしている。しかしこれらのディスクリート品はパッケージ内部にGaN HEMTのチップを配置しているのみであり、外部に整合回路が必要となる。図1の上段にこれまでの当社推奨S帯150 W SSPAのラインナップを示す。ドライバー段には40 W、その前段にはプリドライバーの2 Wが必要となり、これらに外部整合回路が必要となるためSSPAのサイズは自ずと大きくなってしまいうというデメリットがあった。このデメリットを解消し省スペースを実現すべく、ドライバー段の2つと外部整合回路およびバイアス回路を1つのパッケージ内に全て納めたマイクロ波ハイブリット集積回路(MIC)を開発することにより、図1の下段のようなラインナップの実現を目指す。当社の評価治具を含めたサイズで比較した場合、ディスクリート品だと2 Wと40 Wを合わせて200 mm程であるのに対して40 W MICは44 mm程であり、4分の1以下まで縮小することができている。

目標性能としてはL帯では200 W、S帯では150 Wの最終段GaN HEMTを駆動するために必要となる出力として40 W、利得は安定化を考慮した上で最終段を駆動するのに必要な30 dB、電力付加効率は熱的に長期信頼性が確保

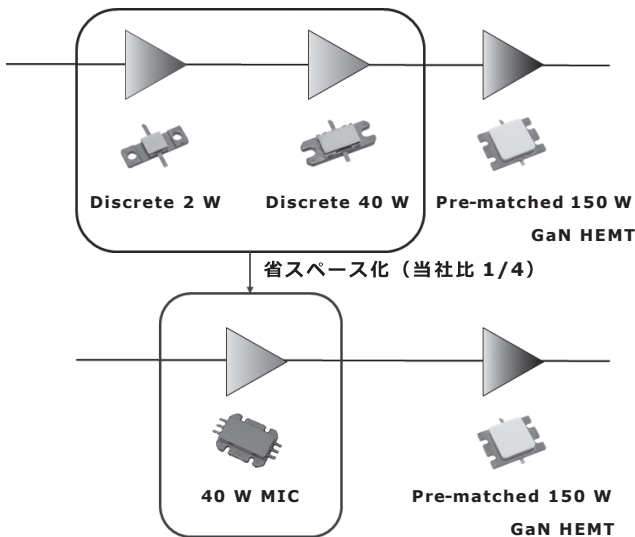


図1 当社のS帯150 W SSPA推奨ラインナップ

できる45%以上に設定した。周波数はL帯がナビゲーションで主に使用される1.2 GHz帯や1.5 GHz帯を広くカバーした1.0 - 1.7 GHz、S帯が通信衛星や衛星打ち上げロケット制御用に使えるよう2.0 - 2.7 GHzで広帯域な特性が得られるよう設計した。

2-2 GaN HEMTの構成とMICの整合回路設計

出力40 Wの実現のため後段には40 WのGaN HEMTを配置し、それを駆動する前段には余裕を持たせて10 WのGaN HEMTを配置する構成とした。GaN HEMTのサイズは前段の10 Wが1.18 mm × 0.86 mm、後段の40 Wが4.00 mm × 0.86 mmである。

上記2つのGaN HEMTとバイアス回路を含んだ整合回路をパッケージに内蔵する。パッケージは図2に示すようにRF端子の他に前段および後段それぞれのゲートとドレインのバイアスを印加する端子が設けられており、端子部分を除いたパッケージのサイズは23.5 mm × 19.0 mmである。

内部の整合回路は非線形モデルを使用してRF動作時の帯域特性を確認しながら安定的に前段と後段がつながるよう設計した。単純に接続しただけでは主帯域よりも低い周波数で不要利得が生じるため、それらを減衰させるためにイ

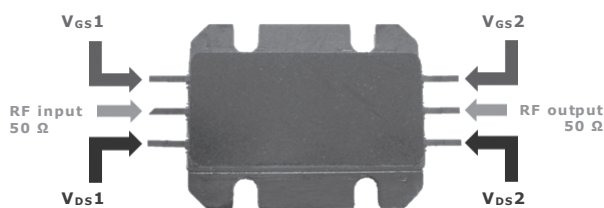


図2 GaN HEMT MIC パッケージ外形

ンダクタンスと抵抗、キャパシタを組み合わせたハイパスフィルタ^{*6}を前段と後段のゲート側に配置している。

また衛星搭載用製品として要求されるパラメータの一つに環境温度の変化に対するパッケージおよび内部回路の信頼性が挙げられる。特に高誘電率基板を使用しているDCブロック用キャパシタは所望の容量値を実現するために薄膜化しており、温度サイクル試験でのクラックが発生しやすい。この対策としては温度変化によって内部回路にかかる応力をシミュレーションで事前に確認し、応力が緩和される箇所にキャパシタを配置している。今後製品認定試験として機械環境・温度サイクル試験を実施しクラックの発生がないことを確認する予定である。

L帯40 W MICの回路図を図3に、内部回路を写真1に示す。L帯は全体的に利得が高く不安定になりやすいため、前段の入力に耐電力上許容される値の直列抵抗を挿入している。

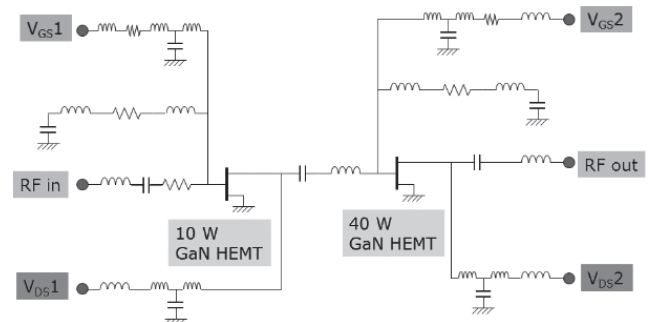


図3 L帯40 W GaN HEMT MICの回路図

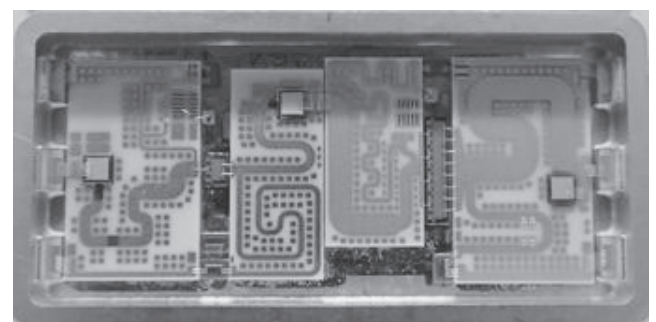


写真1 L帯40 W GaN HEMT MICの内部回路

次にS帯40 W MICの回路図を図4に、内部回路を写真2に示す。S帯は、低周波側のみの利得を減衰させるよう、抵抗とキャパシタを並列に配置したフィルタを同じく前段の入力側に配置している。

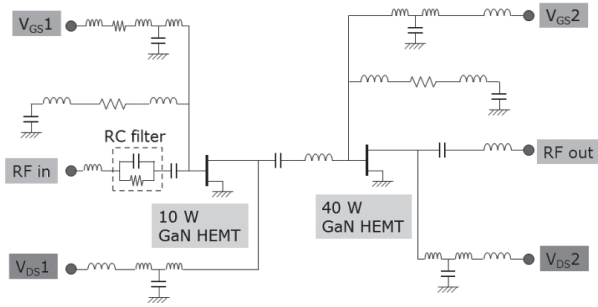


図4 S帯40 W GaN HEMT MICの回路図

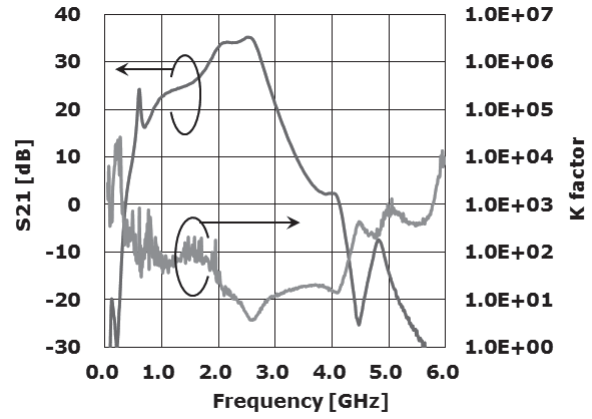


図6 S帯40 W GaN HEMT MICの小信号特性

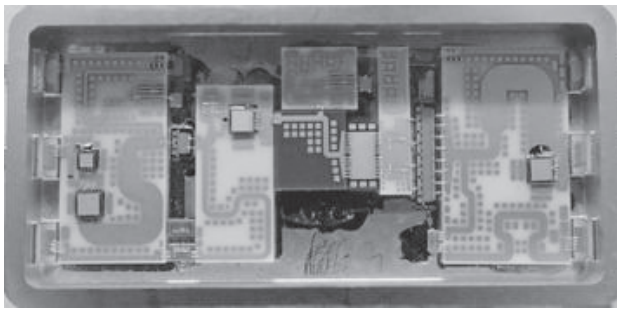


写真2 S帯40 W GaN HEMT MICの内部回路

て $K > 1$ であり、安定動作が得られている。

3-2 RF特性

図7にL帯40 W GaN HEMT MICのRF特性を示す。飽和出力電力と電力付加効率、線形利得 (GL) の周波数特性を示しており、1.0 - 1.7 GHzの帯域において飽和出力46.5 dBm、電力付加効率45%、線形利得30 dBが得られている。

3. 広帯域GaN HEMT MIC 評価結果

3-1 小信号特性

図5にL帯40 W GaN HEMT MICの小信号SパラメータのS21と算出した安定係数Kを示す。測定周波数0.05 - 6 GHzの範囲において $K > 1$ であり、主帯域はもちろんのこと1 GHz以下の低周波領域においても絶対安定であることが確認できた。

図6は同様にS帯40 W GaN HEMT MICのS21とKを示している。こちらも測定周波数0.05 - 6 GHzの範囲におい

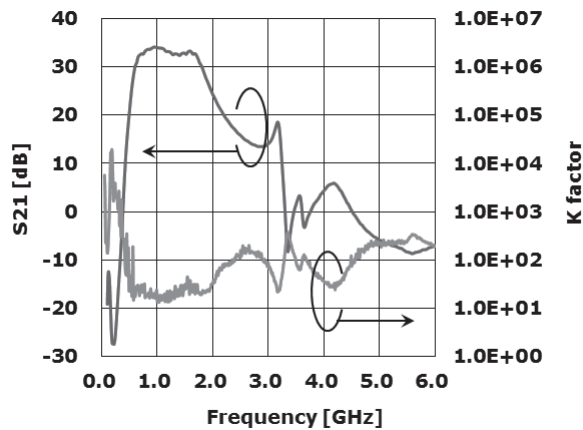
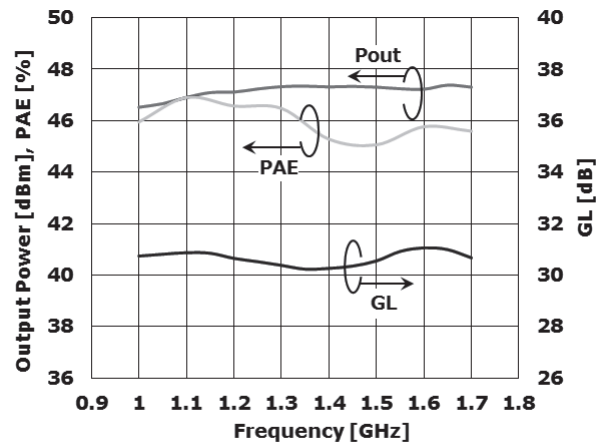


図5 L帯40 W GaN HEMT MICの小信号特性



$V_{DS}=50\text{ V}$, $I_{DS}(DC)1=50\text{ mA}$, $I_{DS}(DC)2=200\text{ mA}$, $T_{case}=45\text{ degC}$, CW operation

図7 L帯40 W GaN HEMT MICのRF特性

図8にS帯40 W GaN HEMT MICのRF特性を示す。2.0 - 2.7 GHzの帯域において飽和出力46.7 dBm、電力付加効率50%、線形利得30 dBが得られている。

また、それぞれについて低温 (ケース温度 $T_c = -40^\circ\text{C}$) や高温 ($T_c = 85^\circ\text{C}$) でも測定し動作確認を行った。特に低温においては利得が上がることによって不安定になる懸

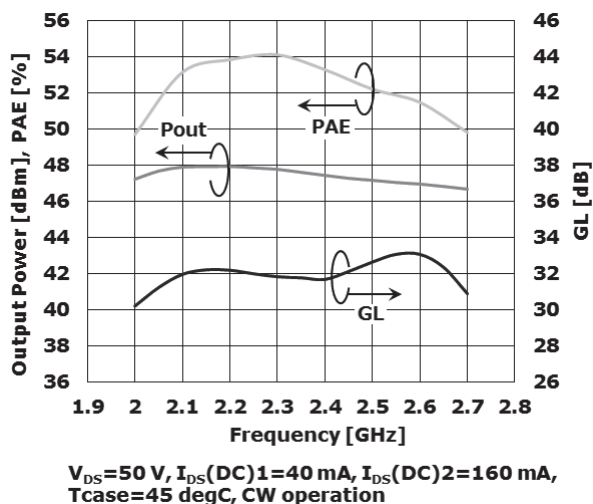


図8 S帯 40 W GaN HEMT MICのRF特性

念があるため電圧や電流を変えながらRF入力レベルを振って注意深く観察を行い、その結果発振やスプリアス*7等は見られず安定動作することが確認できた。

3-3 評価治具

写真3にL, S帯 GaN HEMT MICの評価治具を示す。パッケージ内部にバイアス回路を配置しRFラインにはDCブロックのキャパシタも配置しているため、外部回路は50Ω線路とバイアスラインの簡単な引き出し部のみで動作させることが可能である。

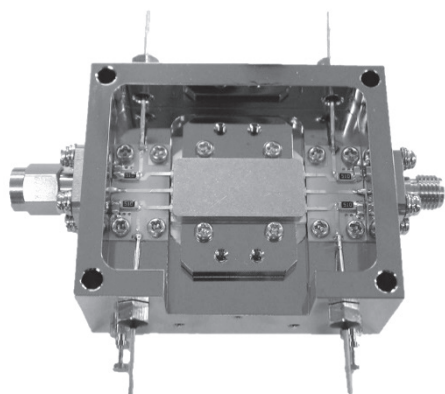


写真3 GaN HEMT MIC評価治具

4. 結 言

表1は今回開発したL, S帯40 W GaN HEMT MICの特性評価結果である。両者とも目標特性を達成しているが、本来は周波数の低いL帯の方が高い電力付加効率であるべき

ところが逆転しS帯の効率が上回る結果となっている。この結果に対しては、L帯の方が内部整合回路のサイズが大きくなることからパッケージ内で最適なインピーダンスまで変換することが難しいことと、利得が高く不安定になりやすいために減衰させる必要が出てくる都合上、損失が増加してしまい効率が低下することが主な要因として考えられる。しかし、より付加価値の高い製品にするためには、これらを解決し、電力付加効率を上げて消費電力を抑えなければならないのが今後の課題である。当社では今後も高出力や広帯域、高効率デバイスのニーズに沿えるようGaIn HEMTの更なる技術開発を進めていく。

表1 L, S帯40W GaN HEMT MICの特性評価結果

| 項目 | L帯 40 W MIC | S帯 40 W MIC |
|----------------------|---------------|---------------|
| ドレイン電圧 V_{DS} | 50 V | 50 V |
| ドレイン電流 I_{DS} (DC) | 250 mA | 200 mA |
| 動作周波数 | 1.0 - 1.7 GHz | 2.0 - 2.7 GHz |
| 飽和出力電力 P_{sat} | 46.5 dBm | 46.7 dBm |
| 線形利得 GL | 30 dB | 30 dB |
| 電力付加効率 PAE | 45% | 50% |

用語集

※1 L帯

マイクロ波の周波数による分類において、1-2 GHzの帯域を指す。GPS等のナビゲーションや通信衛星による移動体通信等、多様な用途に用いられている。

※2 S帯

マイクロ波の周波数による分類において、2-4 GHzの帯域を指す。移動体通信や無線LAN等、多様な用途に用いられている。

※3 HEMT

High Electron Mobility Transistor：半導体接合界面に誘起される2次元電子を利用したトランジスタ。不純物散乱の影響の少ない高電子濃度のチャンネルが形成できる。

※4 マイクロ波集積回路

マイクロ波帯で動作する受動素子あるいは分布定数回路をあらかじめ形成した絶縁体基板にマイクロ波トランジスタ、ダイオード等の能動素子を組み込んだ回路、あるいは半導体基板上に全ての素子や回路を一体形成した集積回路。前者のアルミナ等の絶縁体基板上に回路素子を組み込んだ回路をマイクロ波ハイブリッド集積回路 (MIC)、後者の半導体基板上に素子を半導体製法により作り込んだ回路をモノリシックマイクロ波集積回路 (MMIC) と呼ぶ。

※5 GaAs FET

Gallium Arsenide Field Effect Transistor : 素材にガリウム砒素を用いた電界効果型トランジスタ。シリコンに比べ、電子が5倍近いスピードで移動できることから、マイクロ波など高周波増幅用途に適している。

※6 ハイパスフィルタ

周波数フィルタと呼ばれる回路の一種で、ある周波数を境目としてそれよりも高い周波数のみ通過させる性質を持った回路のことである。

フィルタ回路において、通過させる周波数と遮断する周波数とを分ける境界になっている周波数は、遮断周波数（カットオフ周波数）と呼ばれている。

※7 スプリアス

増幅器などの出力信号に含まれる、入力信号あるいは規定の周波数成分以外の不要な信号成分。雑音や、回路の非線形性により発生するひずみ信号成分などからなる。

参 考 文 献

- (1) K. Osawa, H. Yoshikoshi, T. Tanaka, A. Nitta, E. Mitani, and T. Satoh, "Over 74 % Efficiency, L-Band 200W GaN HEMT for Space application", Proc. Eur. Microw. Conf., pp.397-400, London, UK (October 2016)

執 筆 者

大沢 研* : 住友電工デバイス・イノベーション(株)



吉越 大之 : デバイス営業統轄部



児玉 晃忠 : 住友電工デバイス・イノベーション(株)



田中 常之 : 住友電工デバイス・イノベーション(株)



平田 雅史 : 住友電工デバイス・イノベーション(株)
マネージャー



佐藤 富雄 : 住友電工デバイス・イノベーション(株)
部長



*主執筆者